

スイッチトキャパシタ DC-AC コンバータの理想状態における解析

藤本 祥太郎* 寺田 晋也** 江口 啓*** 大田 一郎****

Ideal analyses of switched-capacitor AC power supply
by difference among various methods

Syotaro Fujimoto*, Shinya Terada**, Kei Eguchi***, Ichirou Oota****

The operations of switched-capacitor(SC) DC-AC converter are as follows. (1)The DC input voltage is converted into a stair wave by SC converter. (2)The stairs wave is smoothed by a regulator. (3)The sinusoidal AC output is taken out using a full bridge. The power efficiency is different depending on the number of the steps of the stairs wave. Then, the purpose of this paper is to lead the expression of the relation between the number of the steps and the power efficiency.

キーワード：スイッチトキャパシタ電源，DC-AC コンバータ

Keywords：switched-capacitor power supply, DC-AC converter

1. はじめに

スイッチトキャパシタ(以下 SC と略す)コンバータを用いた電源⁽¹⁾⁽⁵⁾は、トランスやコイル等を用いないことから IC 化することが可能で、小形・軽量という特長を有している。

従来の電源回路では、コイルやトランスといった磁性部品が用いられており、磁束が発生するため、電源と信号処理回路を離して配置する必要があった。そのため、システムオンチップ化は不可能であった。また、コイルは大きく重たいため、回路全体が大きく重たくなってしまい IC 化は困難であった。それに対し、SC を用いた電源回路では、コイルを用いず、キャパシタとスイッチ素子のみで構成されているため、磁束の影響を受けず、上記の問題を解決することができる。即ち SC 電源はコイルを用いていないので無磁束・低雑音であり、また小形・軽量・超薄形にすることが可能であるといった特長を有している。

これまでの SC DC-AC コンバータ⁽¹⁾は直流を階段波にすることで交流出力を得ていたが⁽²⁾⁽⁴⁾、実際に階段波を商用電源として用いるのは困難である。そのため、レギュレータを用いて階段波を正弦波交流に変換している。

直流電圧から階段波形に変換する SC コンバータは大きく分けて、従来方式の直並列形、リング形⁽⁵⁾、デジタル選択

方式が挙げられる。その中で、デジタル選択方式は直並列形、リング形に比べて同じキャパシタの数でより細かい階段を有する階段波を作れるという特長をもっている。

本稿では、SC コンバータの出力階段波がレギュレータを通過する際の効率特性を理想波形から解析して、一般式として導出する。また、従来方式 SC コンバータと新しく提案されたデジタル選択方式 SC コンバータの特性の違いを明らかにする。

2. SC DC-AC コンバータのブロック構成と動作原理

図 1 に SC DC-AC コンバータのブロック図を示す。SC DC-AC コンバータは、大きく分けると SC コンバータ、レギュレータ、フルブリッジの三つの回路で構成される。DC-AC 変換の流れを説明する。まず、SC コンバータにより、直流入力電圧 V_{in} は図 2 に示すような段数が n_{step} の階段波形 V_{acr} に変換される。この階段波 V_{acr} はレギュレータによって全波整流波形 V_{acf} に変換される。 V_{acr} は、 V_{acf} に外接するような波形である。レギュレータはドロップ形電源で、抵抗による電圧降下で階段波から滑らかな正弦波を作る。従って、レギュレータの入出力電流は等しく $I_{acr} = I_{acf}$ となる。最後にフルブリッジにより全波整流電圧 V_{acf} は正弦波電圧 V_{out} に変換される。

* 電子情報システム工学専攻
〒861-1102 熊本県合志市須屋 2659-2

** 制御情報システム工学科
〒861-1102 熊本県合志市須屋 2659-2

*** 静岡大学教育学部
〒422-8529 静岡市駿河区大谷 836

**** 情報通信エレクトロニクス工学科
〒861-1102 熊本県合志市須屋 2659-2

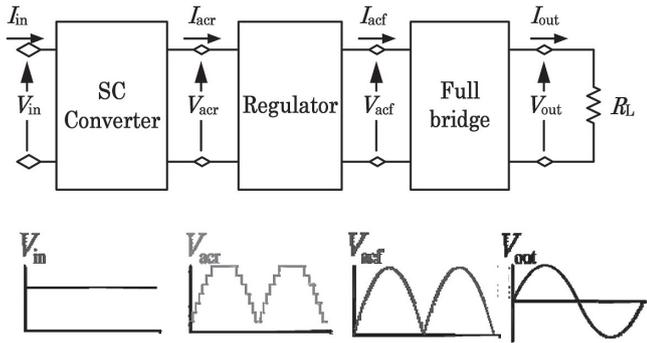


図1 SC DC-AC コンバータのブロック線図と電圧波形

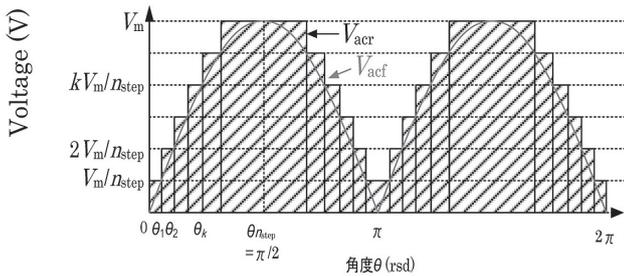


図2 レギュレータの入力電圧 V_{acr} と出力電圧 V_{acf}

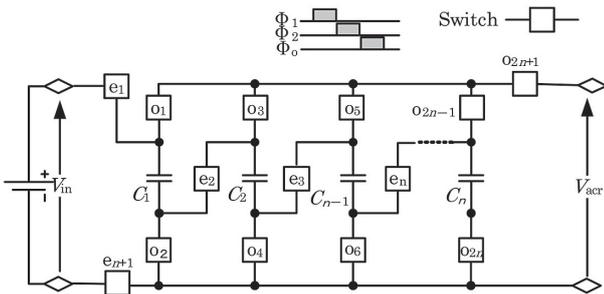


図3 直並列形 SC コンバータ

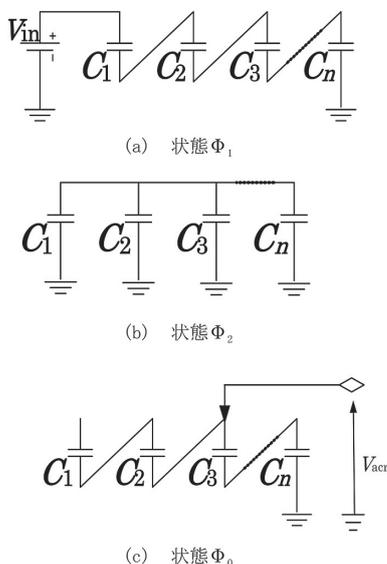


図4 直並列形 SC コンバータの瞬時等価回路

3. SC DC-AC コンバータの各構成要素

3.1 SC コンバータ

3.1.1 直並列形 SC コンバータ

図3に従来方式 SC コンバータの例として直並列形 SC コンバータの回路図を示す. この回路は四角で表されたスイッチと電荷伝送用キャパシタ(C_1, C_2, \dots, C_n)で構成される. 同図は図1のブロック構成の SC コンバータ部にあたる. 図4に直並列形 SC コンバータの瞬時等価回路を示す. 動作原理を説明する. 最初の Φ_1 が高レベルのときにスイッチ e_1 から e_{n+1} と o_{2n} をオンし C_1 から C_n を直列接続する(図4(a)). 従って全てのキャパシタは, V_{in}/n まで充電される. 次に Φ_2 が高レベルのとき C_1 から C_n を並列接続するようにスイッチ o_1 から o_{2n} をオンすると, 全てのキャパシタは V_{in}/n まで充電された状態を保つ(図4(b)). そして Φ_0 が高レベルのとき放電の動作を行う(図4(c)). ここで放電するキャパシタの数を s ($s=1, 2, 3, \dots, n$) とする. 放電の動作は, 出力電圧に応じてキャパシタ C_{n-s+1} から C_n を直列接続し出力端子に V_{acr} を出力する. 出力電圧 V_{acr} は次式で表される.

$$V_{acr} = \frac{s}{n} V_{in} \dots\dots\dots (1)$$

ここで, s の値は Φ_0 のタイミングで各スイッチに与えられるクロックパルスのパターンによって決定され, s によって出力電圧 V_{acr} が決まる. 例えば $2V_{in}/n$ の出力を得たいときは $s=2$ となり C_n と C_{n-1} が直列接続し出力端子に繋がれる. また, 時間ごとに放電するキャパシタの数 s を変えることにより階段波を出力できる.

3.1.2 リング形 SC コンバータ

図5に従来方式 SC コンバータの別の例としてリング形 SC コンバータを示す. この回路はスイッチと電荷伝送用キャパシタ(C_1, C_2, \dots, C_n)によって構成されている. また, スイッチ $S_{ij}, S_{oj}, S_{\bar{j}}, S_{\bar{g}}(j=1\sim n)$ はそれぞれ, 入力端子に接続するスイッチ, 出力端子に接続するスイッチ, リング状にキャパシタを接続するスイッチ, グランドに接続するスイッチである.

動作原理を説明する. まずキャパシタが r 個直列になり入力端子に接続される. このとき, すべてのキャパシタは V_{in}/r まで充電される. 一般的に SC 電源を高効率で動作させるためには, キャパシタ電圧のリプルがなるべく少なくなるように充放電する必要がある. 充電キャパシタの数 r を動作途中で変更することは効率低下につながる. 従って, r は動作中に変更しない. 一方, 放電するキャパシタの数 s は, 出力電圧に応じて自由に変化しても, 効率低下にはつながらない. 無負荷の場合, 出力電圧 V_{acr} は次式で表される.

$$V_{acr} = \frac{s}{r} V_{in} \dots\dots\dots (2)$$

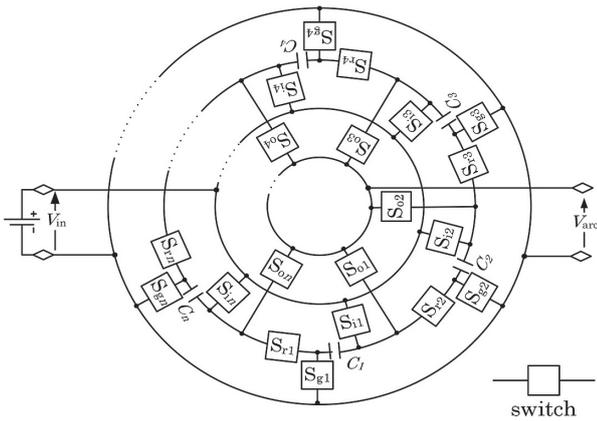


図5 リング形 SC コンバータ

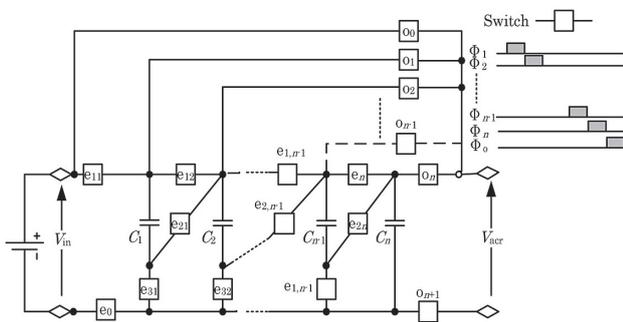


図6 デジタル選択方式 SC コンバータ

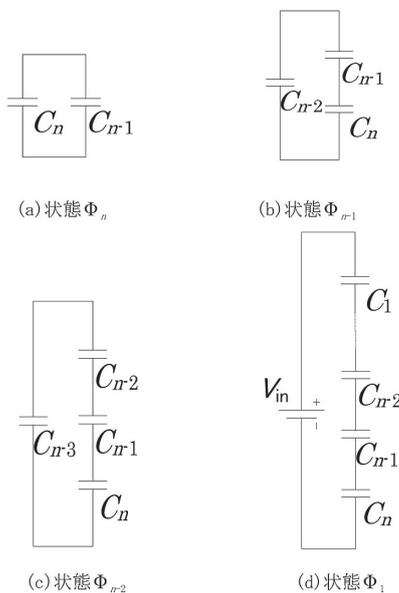


図7 デジタル選択方式 SC コンバータの瞬時等価回路

ここで、 r および s の値は各スイッチに与えられるクロックパルスのパターンによって決定され、 r および s により出力電圧 V_{acr} が決まる。また、時間ごとに放電するキャパシタの数 s を変えることにより階段波を出力できる。

式(2)において、 $r=n$ とおいた場合、出力電圧は直並列形 SC コンバータと等しく式 (1) で表せる。これは全てのキ

ャパシタ n 個を直列充電させて降圧を行った場合である。

従来方式 SC コンバータは一般的に、 n 個のキャパシタで n 通りの出力電圧を得ることができる。

3.1.3 デジタル選択方式 SC コンバータ

図6にデジタル選択方式 SC コンバータの回路図を示す。図7に各状態の瞬時等価回路を示す。この SC コンバータは、少ないキャパシタ数で多段の出力電圧を得ることができる。よって、より細かい階段を有する階段波を出力し、レギュレータで整形する際の損失を減らすことができる。

動作原理を説明する。キャパシタ充電時は、まず Φ_n が高レベルのときにキャパシタ C_{n-1} と C_n が並列接続され同電圧になる(図6(a))。次に Φ_{n-1} が高レベルのときに C_{n-1} と C_n が直列接続され C_{n-2} を充電するので C_n の2倍の電圧になる(図6(b))。次に Φ_{n-2} が高レベルのときに C_{n-2} と C_{n-1} と C_n が直列接続され C_{n-3} を充電するので C_n の4倍の電圧になる(図6(c))。この動作を Φ_1 まで繰り返す。最後に Φ_1 が高レベルのときに $C_1 \sim C_n$ が直列接続され入力電圧 V_{in} で充電される(図6(d))。従って $C_1, C_2, \dots, C_{n-1}, C_n$ にはそれぞれ $V_{in}/2, V_{in}/4, \dots, V_{in}/2^{n-1}, V_{in}/2^{n-1}$ が充電され、 $V_{in}, C_1, C_2, \dots, C_{n-1}$ の電圧比は2進数の各桁に対応する比に等しくなる。但し、 C_n の電圧は、状態 Φ_n において C_{n-1} と並列接続されるので、等しくなる。従って k 番目 ($k=1, 2, \dots, n-1$) のキャパシタ電圧は、次式で表される。

$$V_{ck} = \frac{V_{in}}{2^k} \dots\dots\dots (3)$$

出力電圧を取り出すときは、各スイッチは Φ_0 と理想正弦波によって制御される。即ち、 $V_{in}/2^{n-1}$ を出力するときは C_n の端子電圧のみを出力する。 $2V_{in}/2^{n-1}$ を出力するときは C_{n-2} の電圧のみを出力する。 $3V_{in}/2^{n-1}$ を出力するときは C_{n-2} と C_n を直列にして出力端子とつなぐ。また $V_{in}/2$ を出力するときは C_1 の電圧のみを出力し、最後に $2V_{in}$ を出力するときは V_{in} と $C_1 \sim C_n$ を全て直列にして出力する。

デジタル選択方式 SC コンバータでは、 n 個のキャパシタで $V_{in}/2^{n-1}$ から $2V_{in}$ までの 2^n 通りの出力を得ることができ、従来の SC コンバータと同じキャパシタ数で多段の出力電圧を得ることができる。

3.2 レギュレータ

図8にレギュレータの回路図を示す。以下にこのレギュレータの動作原理について説明する。レギュレータは、 S_{reg} のオン抵抗を制御して階段波 V_{acr} を全波整流波形 V_{acf} に変換する。始めに V_{acr} を帰還させて V'_{acf} を作り理想的な正弦波の全波整流波形 V_{ideal} と演算増幅器と比較する。増幅器の出力電圧 V_G を S_g のゲートに入力する。整形の動作原理は、 V'_{acf} が V_{ideal} より高い電圧の場合、 S_g のゲート電圧 V_G は下がり、 S_g はオフに近づく。すると S_{reg} のゲート電圧 V_{greg} は上がり、 S_{reg} もオフに近づく。その結果 V_{acr} が下がり V_{ideal} に近づく。 $V'_{acr} < V_{ideal}$ の場合は逆の動作をして V_{acr} が V_{ideal} に近づく。

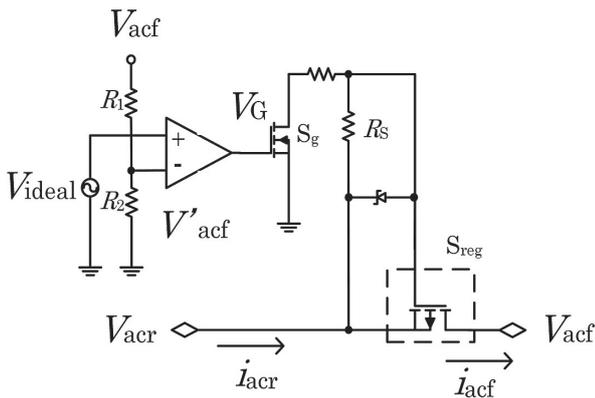
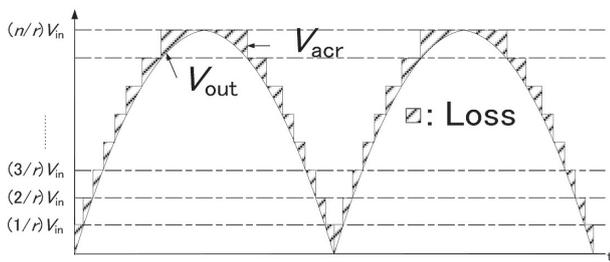
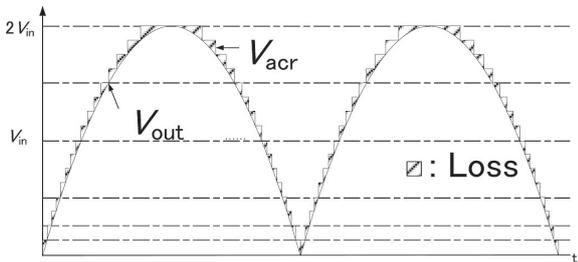


図8 レギュレータ



(a) 従来方式 SC コンバータ



(b) デジタル選択方式 SC コンバータ

図9 レギュレータの理想入出力波形

今回使用している理想的な正弦波の全波整流波形 V_{ideal} は、ウィーンブリッジ回路を用いて発生させた正弦波を、ダイオードと増幅器を用いた回路によって全波整流した信号である。

図9(a)に従来方式 SC コンバータから作られた階段波 V_{acr} およびレギュレータによって整形された正弦波の全波整流波形 V_{acf} を示す。同様に同図(b)は、(a)と同じキャパシタ数のデジタル選択方式コンバータによって作られた V_{acr} と V_{acf} を示す。同図(b)のデジタル選択式は階段数がより多く作れるため同図(a)の従来方式と比べ、 S_{reg} のオン抵抗による電圧降下の損失が少なくなり、電力変換効率が高まる。

3.3 フルブリッジ

図10にフルブリッジの回路図を示す。フルブリッジでは、図12の Φ_p 、 Φ_n のように、互いに重なり合わない2相クロックの信号により、入力された全波整流波形を順方向または逆方向に選択して出力することで交流へと変換を行って

いる。

図11(a)のように、正方向接続用のスイッチ S_{p1} および S_{p2} がオンになっているときには順方向に接続され、入力された波形がそのまま出力として現れる。また、同図(b)のように、逆方向接続用のスイッチ S_{n1} および S_{n2} がオンになっているときには逆方向に接続され、出力には入力された波形の極性が反転した波形が現れる。

以上のようにして、図12のように、全波整流波形 V_{acf} を交流波形 V_{out} へと変換することができる。

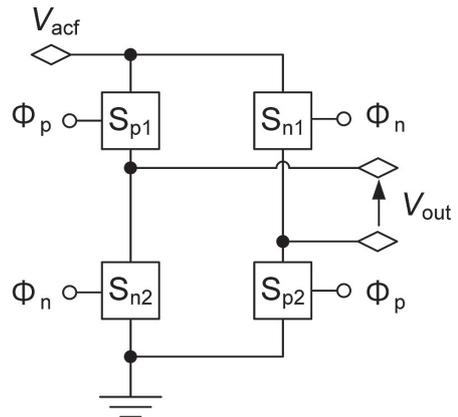


図10 フルブリッジ

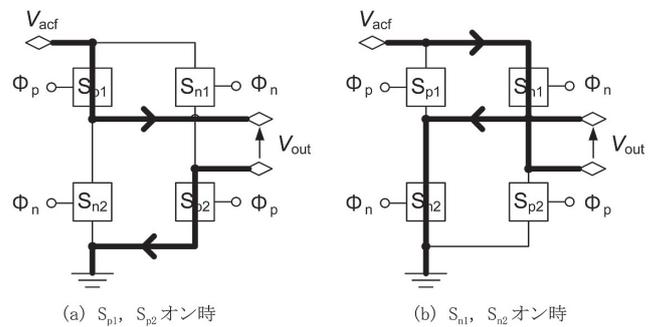


図11 フルブリッジの動作

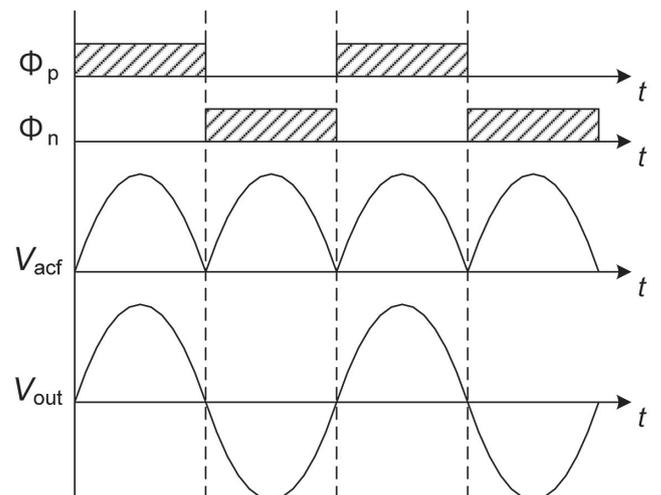


図12 フルブリッジのクロック波形および入出力波形

4. 理想解析

4.1 理想波形から求めたレギュレータの効率特性

図2のレギュレータの入力電圧 V_{acr} と出力電圧 V_{acf} から、レギュレータの効率を階段波の段数 n_{step} で求める。理想状態での解析なので、SC コンバータの効率 100%、フルブリッジの効率 100%と仮定してレギュレータのみの損失で効率を計算する。

まず、レギュレータの出力電圧を理想全波整流波形とすると v_{acf} は

$$v_{acf} = V_m |\sin \theta| \quad \dots\dots\dots (4)$$

で表せる。

次に、レギュレータの入力電圧 v_{acr} は v_{acf} に外接する等間隔の電圧波形となるので

$$v_{acr} = \frac{kV_m}{n_{step}} \quad \theta_{k-1} < \theta < \theta_k \quad \dots\dots\dots (5)$$

但し、

$$\theta_k = \sin^{-1} \left(\frac{k}{n_{step}} \right) \quad \dots\dots\dots (6)$$

で表せる。

負荷を純抵抗 R_L とすると、レギュレータに流れる電流は

$$i_{acr} = i_{acf} = \frac{V_m}{R_L} |\sin \theta| \quad \dots\dots\dots (7)$$

で表せる。従って、レギュレータの出力電力 P_{acf} は

$$P_{acf} = \frac{1}{\pi} \int_0^\pi v_{acf} i_{acf} d\theta = \frac{V_m^2}{2R_L} \quad \dots\dots\dots (8)$$

となる。

次に、レギュレータの入力電力 P_{acr} は

$$\begin{aligned} P_{acr} &= \frac{1}{\pi/2} \int_0^{\pi/2} v_{acr} i_{acr} d\theta \\ &= \frac{2}{\pi} \sum_{k=1}^{n_{step}} \int_{\theta_{k-1}}^{\theta_k} \frac{kV_m}{n_{step}} \frac{V_m}{R_L} |\sin \theta| d\theta \\ &= \frac{2}{\pi} \frac{V_m^2}{n_{step} R_L} \sum_{k=1}^{n_{step}} k [-\cos \theta]_{\theta_{k-1}}^{\theta_k} \quad \dots\dots\dots (9) \end{aligned}$$

で表せる。ここで式(6)より

$$\begin{aligned} \cos \theta_k &= \sqrt{1 - \sin^2 \theta_k} \\ &= \sqrt{1 - \left(\frac{k}{n_{step}} \right)^2} = \frac{\sqrt{n_{step}^2 - k^2}}{n_{step}} \quad \dots\dots\dots (10) \end{aligned}$$

で表せるので、式(9)は

$$\begin{aligned} P_{acr} &= \frac{2}{\pi} \frac{V_m^2}{n_{step} R_L} \sum_{k=1}^{n_{step}} k \frac{\sqrt{n_{step}^2 - (k-1)^2} - \sqrt{n_{step}^2 - k^2}}{n_{step}} \\ &= \frac{2}{\pi} \frac{V_m^2}{n_{step}^2 R_L} \sum_{k=0}^{n_{step}-1} \sqrt{n_{step}^2 - k^2} \quad \dots\dots\dots (11) \end{aligned}$$

となる。従って、効率 η_{reg} は式(8) と式(11)から次のように求まる。

$$\begin{aligned} \eta_{reg} &= \frac{P_{acf}}{P_{acr}} = \frac{\frac{V_m^2}{2R_L}}{\frac{2}{\pi} \frac{V_m^2}{n_{step}^2 R_L} \sum_{k=0}^{n_{step}-1} \sqrt{n_{step}^2 - k^2}} \\ &= \frac{\pi n_{step}^2}{4 \sum_{k=0}^{n_{step}-1} \sqrt{n_{step}^2 - k^2}} \quad \dots\dots\dots (12) \end{aligned}$$

以上、階段波の段数 n_{step} とレギュレータでの変換効率 η_{reg} の関係を一般式として導出した。

4.2 計算により求めた波形と効率特性

SC コンバータの出力電圧段数とレギュレータを通過する際の効率について 4.1 で求めた式より計算を行い従来方式である直並列形、リング形およびデジタル選択方式の効率特性の比較を行った。

図13にキャパシタ数 n が4個の場合のレギュレータの入出力電圧波形を示す。出力電圧の振幅 V_m を 141[V]としている。図中の破線がレギュレータの出力電圧 V_{acf} で式(4)から求めている。太線は直並列形とリング形の V_{acr} を表し、細線はデジタル選択方式の V_{acr} を表す。 V_{acr} はレギュレータの入力電圧である。デジタル選択方式は階段数がより多く作られるため従来方式と比べ、レギュレータのオン抵抗による電圧降下の損失が少なくなっている。

図14にキャパシタ数 n に対する出力電圧段数 n_{step} を示す。同図より、直並列形とリング形よりデジタル選択方式の方がはるかに多段な出力が得られることが分かる。

表1にキャパシタ数 n を10個まで変えた場合の段数 n_{step} と効率 η_{reg} を示す。SC コンバータの出力電圧の段数 n_{step} は従来方式で $n_{step} = n$ でデジタル選択方式では $n_{step} = 2^n$ で増加する。即ち同じキャパシタ数でも従来方式に比べデジタル選択方式は出力電圧段数が多く得られ、レギュレータを通過する際の電力効率が良い。

図15は、キャパシタ数 n を変えた場合の効率 η_{reg} を示す。同図から、デジタル選択の効率は従来方式の直並列形、リング形に比べ電力変換効率を5%~7%改善できることが分かる。

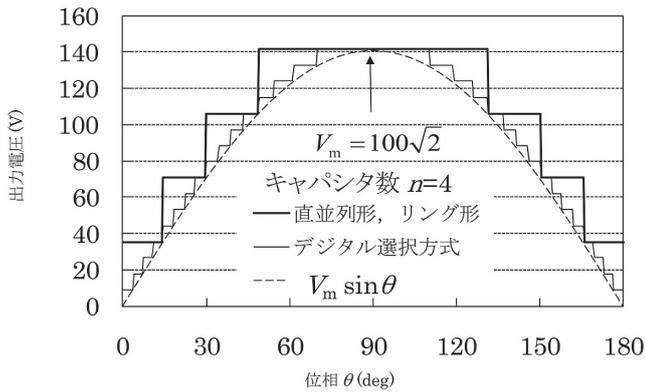


図 13 レギュレータの入出力電圧波形 ($r=4$)

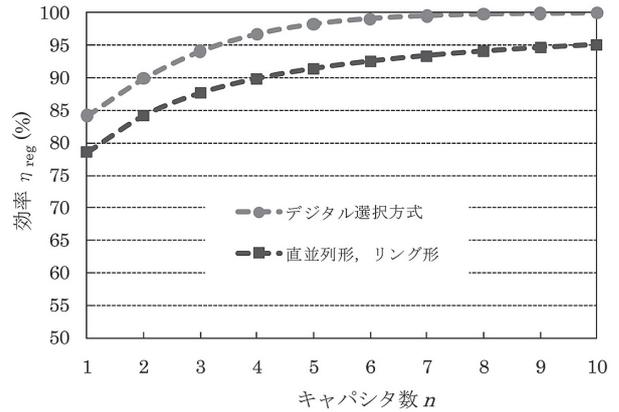


図 15 キャパシタ数 n と効率特性

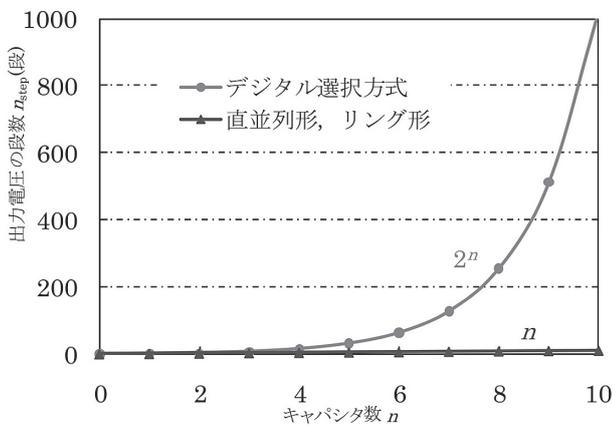


図 14 キャパシタ数 n と出力電圧段数

表 1 キャパシタ数 n を変えた場合の段数と効率

キャパシタ数 n	従来方式		デジタル選択方式	
	段数 n_{step}	効率 η_{reg}	段数 n_{step}	効率 η_{reg}
1	1	78.5	2	84.2
2	2	84.2	4	88.9
3	3	87.7	8	94.1
4	4	89.9	16	96.7
5	5	91.4	32	98.2
6	6	92.5	64	99.1
7	7	93.4	128	99.5
8	8	94.1	256	99.8
9	9	94.6	512	99.9
10	10	95.1	1024	99.9

5. まとめ

SC DC-AC コンバータにおいて SC コンバータの出力電圧がレギュレータを通過する際の効率特性を理想波形から解析して、一般式として導出した。また、導出した式により従来方式 SC コンバータと新しく提案されたデジタル選択方式 SC コンバータの特性の違いを比較した。

これらの結果から、デジタル選択方式は従来方式より階段波の段数を増やすことができたため、レギュレータを通過する際の電力変換効率を従来方式より 5%~7%改善できることが分かった。

(平成 22 年 9 月 27 日受付)

参考文献

- (1) 大田一郎, 原田一孝, 井上高宏, 上野文男:「スイッチトキャパシタ形 DC-AC コンバータを高効率に制御する方法について」, 電子情報通信学会論文誌, vol.J76-C-II, no.6 pp.422-431 (June 1993).
- (2) 大田一郎, 原田一孝, 井上高宏, 上野文男:「スイッチトキャパシタ形 AC-AC コンバータを用いたエレクトロルミネセンス用電源」, 電子情報通信学会論文誌, vol.J77-C-II, no.12 pp.538-546 (Dec. 1994).
- (3) 大田一郎, 上野文男, 井上高宏, 黄 秉鍊:“Realization and Analysis of New Switched-Capacitor AC-DC Converters”, 電子情報通信学会論文誌, vol.E72, no.12 pp.1292-1298 (Dec. 1989).
- (4) 大田一郎, 原 憲昭, 上野文男:「差動形スイッチトキャパシタ変成器を用いた新しい AC-DC コンバータ」, 第 11 回 回路とシステム (軽井沢) ワークショップ, pp.263-268, (1998-04).
- (5) 原 憲昭, 大田一郎, 上野文男, 原田 一孝, 井上高宏:「プログラマブル・リング形スイッチトキャパシタ DC-DC コンバータ」, 電子情報通信学会論文誌 vol.J82-C-II, no.2 pp.56-68 (Feb. 1999).